

Bilal LATRACH

Ingénieur Logiciel Embarqué

France
Antibes 06160
+33 7 80 85 60 64
bilal.latrach2000@gmail.com
[Github](#) [Linkedin](#)



Recherche un CDI

Ingénieur logiciel fraîchement diplômé d'un Master 2 en Logiciels pour Systèmes Embarqués à l'Université de Bretagne Occidentale, je suis prêt à mettre mes compétences au service d'un nouveau projet dès maintenant. Passionné par la technologie, je suis animé par l'envie de transformer les idées en solutions concrètes, robustes et innovantes. J'aborde chaque projet avec enthousiasme, rigueur et un vrai goût pour le travail collaboratif.

Expérience professionnelle

- 4/2025 9/2025 **Stagiaire R&D Systèmes Embarqué**, *Labsticc*, Brest, France
Optimiser le déploiement de drones sous-marins pour la collecte de données océanographiques, combinant modélisation MILP et méthodes météouristiques.
Outils et langages : **C, VSCode, Bash, OPL, Cplex**
- 4/2024 8/2024 **Stagiaire R&D Systèmes Embarqué**, *ENSTA-Bretagne*, Brest, France
Développer un composant en VHDL pour sécuriser l'intégration des IP externes sur une carte FPGA.
Outils et langages : **VHDL, FPGA, Python3, Vivado, GHDL, VSCode**.

Éducation

- 2023 2025 **Master Logiciel pour Systèmes Embarqués**, *Université de Bretagne Occidentale*, Brest, France
2021 2023 **Licence Informatique**, *Université d'Avignon*, Avignon, France
2018 2021 **DEUG Math-Informatique**, *Université Mohamed premier*, Oujda, Maroc

Compétences techniques

- **Langages de programmation** : C(PVM, OpenMP, gcc, gdb), C++, VHDL, Python, JAVA, GO, Bash/Shell, ADA
- **Cartes** : FPGA, STM32, BeagleBone, GR740, ESP32
- **Bus et interfaces de communication** : UART, SPI, I2C, CAN
- **Outils** : VIVADO, GHDL, Vitis HLS, Vitis IDE, STM32CubeIDE, STM32CubeMX, Git, GitLab, Github, Buildroot, SPARC/Leon, Jira, VSCode
- **Base de données** : PostgreSQL, MySQL, PL/SQL
- **Environnement** : Windows, Linux (Ubuntu, WSL, Debian)
- **Autres** : AUTOSAR, Systèmes Temps Réel, RTOS, SDF(Sûreté de Fonctionnement), AADL, UML, Développement Android.

Projets

- 2024 2025 **Projet Astrd RESSACH – Optimisation de Réseau de Capteurs Acoustiques**
 - Optimiser le placement de capteurs acoustiques en utilisant des méthodes multi-objectifs combinant formulation MILP (CPLEX) et des algorithmes météouristique (NSGA-II/PAES) implémentée en C.
- 2024 2025 **Développement Linux embarqué sur BeagleBone avec Buildroot**
 - l'utilisation de Buildroot pour la construction de systèmes Linux personnalisés, et d'explorer le contrôle matériel à travers l'interaction avec les LEDs sur la BeagleBone Black.
- 2024 2025 **Jeu d'échecs à trois joueurs**
 - Développer un jeu d'échecs à trois joueurs en C++, avec interface graphique réalisée à l'aide de la bibliothèque SFML.
- 2024 2025 **Implémentation et Optimisation d'un Filtre FIR sur FPGA pour le Traitement du Signal**
 - Conception d'un filtre FIR sur FPGA, implémenté en C++ avec directives de pipeline pour optimiser et accélérer le filtrage du signal, incluant une analyse théorique.
- 2024 2025 **Développement de programmes parallèles sous RTEMS**
 - Implémentation du modèle scatter-gather avec gestion multi-threads sur simulateurs SPARC/Leon et cartes GR740, pour des applications spatiales.
- 2022 2023 **Système de Cartographie avec Sécurisation Vocale**
 - Développement d'un logiciel de cartographie incluant une composante innovante de sécurité d'accès par vérification du locuteur.
 - Outils et langages : Java, JavaFx, Python, OpenStreetMap API, Eclipse.
- 2022 2023 **Développement d'un système de chiffrement RSA**
 - Conception et implémentation d'un algorithme RSA en C pour assurer le chiffrement et déchiffrement sécurisé des informations.
 - Génération et gestion des clés publiques et privées basées sur des méthodes cryptographiques éprouvées.

Langues

Français, Anglais (C1 - [EF SET certificate](#)), Arabe